

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 4 月 7 日 (07.04.2005)

PCT

(10) 国際公開番号
WO 2005/032226 A1

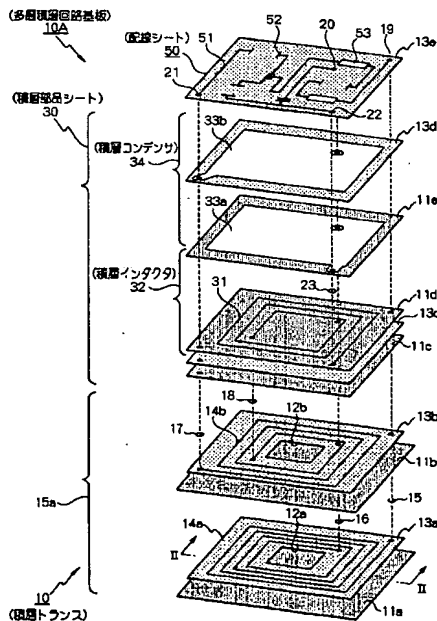
- (51) 国際特許分類: H05K 3/46, 1/16, H01F 17/00
(21) 国際出願番号: PCT/JP2003/012431
(22) 国際出願日: 2003 年 9 月 29 日 (29.09.2003)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(71) 出願人 (米国を除く全ての指定国について): 株式会社タムラ製作所 (TAMURA CORPORATION) [JP/JP]; 〒178-8511 東京都練馬区東大泉 1 丁目 1 9 番 4 3 号 Tokyo (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 鈴木 幸春 (SUZUKI, Yukiharu) [JP/JP]; 〒178-8511 東京都練馬区東大泉 1 丁目 1 9 番 4 3 号 株式会社タムラ製作所内 Tokyo (JP). 小林 利彦 (KOBAYASHI, Toshihiko)

- [JP/JP]; 〒178-8511 東京都練馬区東大泉 1 丁目 1 9 番 4 3 号 株式会社タムラ製作所内 Tokyo (JP). 溝口 俊巳 (MIZOGUCHI, Toshimi) [JP/JP]; 〒178-8511 東京都練馬区東大泉 1 丁目 1 9 番 4 3 号 株式会社タムラ製作所内 Tokyo (JP).
(74) 代理人: 木内 光春 (KIUCHI, Mitsuharu); 〒105-0003 東京都港区西新橋 1 丁目 6 番 1 3 号 虎ノ門吉荒ビルディング 5 階 Tokyo (JP).
(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: MULTILAYER LAMINATED CIRCUIT BOARD

(54) 発明の名称: 多層積層回路基板



10A... (MULTILAYER LAMINATED CIRCUIT BOARD)
50... (WIRING SHEET)
30... (LAMINATION COMPONENT SHEET)
34... (LAMINATION CAPACITOR)
32... (LAMINATION INDUCTOR)
10... (LAMINATION TRANSFORMER)

(57) Abstract: A multilayer laminated circuit board (10A) wherein a lamination transformer (10), a lamination component sheet (30) in which a lamination component is fabricated, and a wiring sheet (50) in which a circuit pattern is formed are stacked. Since the multilayer laminated circuit board (10A) incorporates a lamination transformer (10), no package for the lamination transformer (10) is needed, and the wiring for connecting the lamination transformer (10) to another component is made shortest.

(57) 要約: 本発明の多層積層回路基板 10A は、積層トランス 10 と、積層部品が形成された積層部品シート 30 と、回路パターンが形成された配線シート 50 とが積層されたものである。多層積層回路基板 10A では、積層トランス 10 を内蔵することにより、積層トランス 10 のパッケージが省略されるとともに、積層トランス 10 と他の部品との配線も最小限になっている。



(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。